

## Supply of program design circuit of picture element

**Publication number:** CN1402208

**Publication date:** 2003-03-12

**Inventor:** TOSHIYUKI KASAI (JP)

**Applicant:** SEIKO EPSON CORP (JP)

**Classification:**

- international: **G09G3/32; G09G3/32; (IPC1-7): G09G3/30**

- European: **G09G3/32A**

**Application number:** CN20021027420 20020731

**Priority number(s):** JP20010235394 20010802; JP20010372996 20011206

**Also published as:**

EP1282103 (A2)  
US7012597 (B2)  
US2003040149 (A1)  
EP1282103 (A3)  
EP1282103 (B1)

more >>

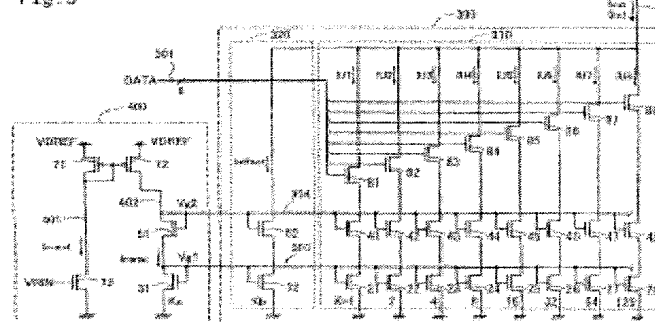
[Report a data error here](#)

Abstract not available for CN1402208

Abstract of corresponding document: **EP1282103**

A data line drive circuit is equipped with a single line driver 300 and a gate voltage generation circuit 400. The single line driver 300 is constructed such that N groups (where N is an integer 2 or larger) of series connections of drive transistors 21 to 28 and switching transistors 81 to 88 are connected in parallel. The gate voltage generation circuit 400 includes two transistors 71 and 72 constituting a current mirror circuit, a drive transistor 73, and a constant voltage generation transistor 31. The range of an output current Iout can be controlled by changing any of the design values of the parameters including: relative values Ka and Kb of the gain coefficient for the transistors 31 and 32, the source voltage VDREF of the gate voltage generation circuit 400, and the gate signal VRIN of the drive transistor 73.

Fig. 5



Data supplied from the **esp@cenet** database - Worldwide



## [12] 发明专利申请公开说明书

[21] 申请号 02127420.7

[43] 公开日 2003 年 3 月 12 日

[11] 公开号 CN 1402208A

[22] 申请日 2002.7.31 [21] 申请号 02127420.7

[30] 优先权

[32] 2001. 8. 2 [33] JP [31] 2001-235394

[32] 2001.12. 6 [33] JP [31] 2001-372996

[71] 申请人 精工爱普生株式会社

地址 日本东京

[72] 发明人 河西利幸

[74] 专利代理机构 中科专利商标代理有限责任公司

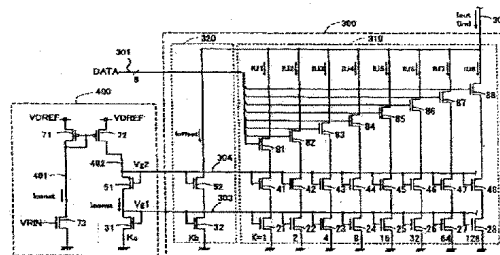
代理人 李香兰

权利要求书 4 页 说明书 16 页 附图 11 页

[54] 发明名称 像素的程序设计电流的供给

[57] 摘要

本发明提供一种可容易设定程序电流的电流值的范围的技术。数据线驱动电路具备单一线路驱动器 300 和栅极电压生成电路 400。单一线路驱动器 300 具备驱动晶体管 21~28 和开关晶体管 81~88 串联连接、N 组(N 为 2 以上的整数)相互并联连接的结构。栅极电压生成电路 400 包括: 构成电流镜电路部的 2 个晶体管 71、72; 驱动晶体管 73; 恒电压发生用晶体管 31。通过改变各种参量(晶体管 31、32 的增益系数的相对值  $K_a$ 、 $K_b$ 、栅极电压生成电路 400 的电源电压  $VDREF$ 、驱动晶体管 73 的栅极信号  $VRIN$ )的设计值, 可以调整输出电流  $I_{out}$  的范围。



1.一种电光学装置，其特征在于：包括：

5 将含有发光元件的像素排列为矩阵状的像素矩阵；  
分别与沿着所述像素矩阵的行方向排列的像素组连接的多个扫描线；  
分别与沿着所述像素矩阵的列方向排列的像素组连接的多个数据线；  
与所述多个扫描线连接、并用于选择所述像素矩阵的 1 个行的扫描线  
驱动电路；以及

10 生成具有与所述发光元件的发光色调相对应的电流值的数据信号、并  
可以输出至所述多个数据线之中的至少 1 个数据线上的数据线驱动电路，  
所述数据线驱动电路包括：

具有用于产生给定电流的第 1 驱动晶体管和根据由外部电路供给的控制  
信号进行导通/断开控制的第 1 开关晶体管串联连接、N 组相互并联连接  
15 的结构的电流加算型的电流生成电路，所述 N 为 2 以上的整数；

生成具有给定信号电平的控制电路信号、并共同供给至 N 个所述第 1  
驱动晶体管的控制电极的控制电极信号生成电路。

2. 根据权利要求 1 所述的电光学装置，其特征在于：

所述控制电极信号生成电路具有：

20 具有第 1 控制电极，并用于由所述第 1 控制电极产生所述控制电极信  
号的控制电极信号发生用晶体管；以及

在所述控制电极信号发生用晶体管中流过恒定电流的恒电流电路；

所述控制电极信号发生用晶体管的所述第 1 控制电极与所述电流生成  
电路的所述 N 个第 1 驱动晶体管的控制电极相互连接。

25 3. 根据权利要求 2 所述的电光学装置，其特征在于：

所述恒电流电路包括：

具有分别与第 1 和第 2 布线连接的 2 个晶体管、并用于在所述第 2 布  
线中产生与第 1 布线中所产生的电流值成正比的电流值的电流镜电路部；以  
及

与所述第 1 布线连接、并根据由外部电路供给的控制信号在所述第 1 布线上产生给定电流的第 2 驱动晶体管;

所述控制电极信号发生用晶体管连接于所述第 2 布线。

4. 根据权利要求 2 或 3 所述的电光学装置, 其特征在于:

5 所述电流生成电路

还具备与所述第 1 驱动晶体管和所述第 1 开关晶体管的 N 组串联连接而并联设置的偏移电流发生用的第 3 驱动晶体管,

在所述第 3 驱动晶体管和所述数据线之间不设置开关晶体管, 所述第 3 驱动晶体管的控制电极与所述控制电极信号发生用晶体管的所述第 1 控制电  
10 极连接。

5. 根据权利要求 1~4 中的任意一项所述的电光学装置, 其特征在于:

所述第 1 驱动晶体管和所述第 1 开关晶体管的各串联连接, 含有电阻元件。

6. 根据权利要求 5 所述的电光学装置, 其特征在于: 所述电阻元件是  
15 晶体管。

7. 根据权利要求 1~6 中的任意一项所述的电光学装置, 其特征在于:

构成所述 N 个第 1 驱动晶体管, 以便所述 N 个第 1 驱动晶体管之中的第 n 晶体管的增益系数的相对值为  $2^{n-1}$ , 其中 n 为 1~N 的整数。

8. 根据权利要求 1~7 中的任意一项所述的电光学装置, 其特征在于:

20 采用有源矩阵驱动法来驱动所述像素矩阵。

9. 根据权利要求 1~7 中的任意一项所述的电光学装置, 其特征在于:

采用无源矩阵驱动法来驱动所述像素矩阵。

10. 一种数据线驱动电路, 在驱动含有发光元件的像素矩阵时, 用于将具有与所述发光元件的发光色调相对应的电流值的数据信号输出至与所述像素连接的数据线中, 其特征在于: 包括:

具有用于产生给定电流的第 1 驱动晶体管和根据由外部电路供给的控制信号进行 ON / OFF 控制的第 1 开关晶体管串联连接、N 组(N 为 2 以上的整数)相互并联连接的结构电流加算型的电流生成电路;

生成具有给定信号电平的控制电路信号、并共同供给至 N 个所述第 1  
30 驱动晶体管的控制电极的控制电极信号生成电路。

11.一种电流生成电路，其特征在于：包括：

恒电流生成器件；信号输入线；输出端；

根据由所述恒电流生成器件生成的基准电流和供给至所述信号输入线的信号将所生成的输出电流输出至所述输出端的电流输出器件。

5 12. 根据权利要求 11 所述的电流生成电路，其特征在于：所述恒电流生成器件含有电流镜电路。

13. 根据权利要求 11 或 12 所述的电流生成电路，其特征在于：所述恒电流生成器件具备至少 1 个基准电压源。

10 14. 根据权利要求 11~13 中的任意一项所述的电流生成电路，其特征在于：所述电流输出器件含有增益系数不同的多个第 1 晶体管。

15 15. 根据权利要求 14 所述的电流生成电路，其特征在于：所述电流输出器件是通过合成流经所述多个第 1 晶体管之中由所述信号选择的晶体管中的电流而生成所述输出电流的器件。

16. 根据权利要求 14 或 15 所述的电流生成电路，其特征在于：所述恒电流生成器件具备与所述第 1 晶体管的栅极电极连接的第 2 晶体管而构成。

17. 根据权利要求 16 所述的电流生成电路，其特征在于：所述第 2 晶体管具有将所述基准电流变换为所述多个第 1 晶体管的栅压的功能。

20 18. 根据权利要求 14~17 中的任意一项所述的电流生成电路，其特征在于：在所述输出端和所述多个第 1 晶体管之间设置与所述多个第 1 晶体的至少 1 个相对应的第 1 电阻附加器件。

19. 根据权利要求 18 所述的电流生成电路，其特征在于：所述第 1 电阻附加器件是第 3 晶体管。

25 20. 根据权利要求 19 所述的电流生成电路，其特征在于：所述恒电流生成器件具备与所述第 3 晶体管的栅极电极连接的第 4 晶体管。

21. 根据权利要求 11~20 中的任意一项所述的电流生成电路，其特征在于：所述电流输出器件具备规定所述输出电流的下限值的偏移电流线路。

22. 根据权利要求 16 或 21 所述的电流生成电路，其特征在于：所述偏移电流线路具备将其栅极电极连接于所述第 2 晶体管的第 5 晶体管。

30 23. 根据权利要求 22 所述的电流生成电路，其特征在于：在所述输出

端和所述第 5 晶体管之间设置第 2 电阻附加器件。

24. 根据权利要求 23 所述的电流生成电路，其特征在于：所述第 2 电阻附加器件是第 6 晶体管。

25. 根据权利要求 11~24 中的任意一项所述的所述电流生成电路的驱动方法，其特征在于：将所述基准电流设定为所述输出电流的最大值和最小值的中间附近的值。

26. 根据权利要求 22~24 中的任意一项所述的所述电流生成电路的驱动方法，其特征在于：通过改变所述第 5 晶体管的增益系数来控制所述输出电流。

27. 一种电光学装置，具备：多个扫描线；多个数据线；与所述扫描线和所述数据线的交叉部相对应而配置的电光学元件；驱动所述扫描线的扫描线驱动电路和驱动所述数据线的的数据线驱动电路，其特征在于：

所述数据线驱动电路具备权利要求 11~24 中的任意一个电流生成电路，并具备将所述电流生成电路的输出电流输入至所述数据线中的器件。

28. 根据权利要求 27 所述的电光学装置，其特征在于：所述电光学元件是电流驱动型元件。

29. 根据权利要求 28 所述的电光学装置，其特征在于：所述电流驱动型元件是有机电致发光元件。

30. 根据权利要求 27~29 中的任意一项所述的电光学装置，其特征在于：包括：

存储供给至所述电光学装置中的数据的数据存储器；

将从所述存储器中读出的数据作为所述信号供给至所述扫描线驱动电路或所述数据线驱动电路中、并控制所述扫描线驱动电路和所述数据线驱动电路的驱动的控制电路。

31. 根据权利要求 27~30 中的任意一项所述的电光学装置，其特征在于：具备将基准动作信号供给至构成该驱动系统的给定电路中的振荡电路。

32. 安装权利要求 11~24 中的任意一项所述的所述电流生成电路而成的半导体集成电路装置。

33. 安装权利要求 27~31 中的任意一项所述的所述电光学装置而成的电子机器。

## 像素的程序设计电流的供给

5

## 技术领域

本发明涉及为了发光色调的设定而生成向发光元件的像素电路供给的程序设计电流的技术。

## 10 背景技术

近年来，开发了采用有机 EL 元件(Organic Electro Luminescent devices)的电光学装置。有机 EL 元件是自发光元件，不需要后照光，所以期待可以达到低功耗、高视野角、高反差比的显示装置。在本说明书中，所谓‘电光学装置’是指将电信号变换为光的装置。电光学装置的最普通的形态是将显示图像的电信号变换为显示图像的光的显示装置。

在采用有机 EL 元件的活动矩阵驱动的电光学装置中，设置相对于各有机 EL 元件而用于调整发光色调的像素电路。各像素电路中的发光色调的设定是通过将与发光色调相对应的电压值或电流值供给至像素电路中而进行的。由电压值进行发光色调的设定的方法被称为‘电压程序设计方式’，另外，由电流值进行发光色调的设定的方法被称为‘电流程序设计方式’。在此，‘程序设计方式’作为‘发光色调的设定’的意思使用。在电流程序设计方式中，对像素电路进行程序设计时的电流被称为‘程序设计电流’。在电流程序设计方式的电光学装置中，对于各有机 EL 元件的像素电路，利用生成与发光的色调相对应的正确的电流值的程序设计电流、并供给至各像素电路中的电流生成电路。

可是，与发光色调相对应的程序设计电流值依赖于像素电路的结构。另一方面，像素电路的结构按照电光学装置的设计有很多变更的情况。因此，就电流生成电路来说，希望与像素电路的实际结构一致，成为容易设定其输出电流值(程序设计电流值)的范围的电路。

## 发明内容

本发明是为了解决上述的现有课题而完成的，其第 1 目的在于提供一种可容易地设定程序电流的电流值的范围的技术。另外，其第 2 目的在于提供一种电路结构简单且生产性和耐久性优良的电流生成电路及其驱动方法、  
5 以及采用它的电光学装置、半导体集成电路装置、电子机器。

为了达到上述目的的至少一部分，本发明第 1 电光学装置包括：

将含有发光元件的像素排列为矩阵状的像素矩阵；

分别与沿着所述像素矩阵的行方向排列的像素组连接的多个扫描线；

分别与沿着所述像素矩阵的列方向排列的像素组连接的多个数据线；

10 与所述多个扫描线连接、并用于选择所述像素矩阵的 1 个行的扫描线驱动电路；以及

生成具有与所述发光元件的发光色调相对应的电流值的数据信号、并可以输出至所述多个数据线之中的至少 1 个数据线上的数据线驱动电路，

所述数据线驱动电路包括：

15 具有用于产生给定电流的第 1 驱动晶体管和根据由外部电路供给的控制信号进行 ON / OFF 控制的第 1 开关晶体管串联连接、N 组(N 为 2 以上的整数)相互并联连接的结构电流加算型的电流生成电路；

生成具有给定信号电平的控制电路信号、并共同供给至 N 个所述第 1 驱动晶体管的控制电极的控制电极信号生成电路。

20 根据该结构，由于通过电流生成电路的 N 个第 1 驱动晶体管的设计值的调整，可以设定各自的电流驱动能力，所以可以容易地设定数据线电流值(程序电流值)的范围。另外，由于由控制电极信号生成电路向 N 个第 1 驱动晶体管的控制电极中共同供给控制电极信号，所以可以产生具有稳定的正确的电流值的数据信号。

25 而且，所述控制电极信号生成电路也可以具有：用于由其控制电极产生所述控制电极信号的控制电极信号发生用晶体管；在所述控制电极信号发生用晶体管中流过恒定电流的恒电流电路。此时，所述控制电极信号发生用晶体管的所述控制电极与所述电流生成电路的所述 N 个第 1 驱动晶体管的控制电极相互连接。

30 根据该结构，通过调整流经恒电流电路中的恒定电流值的设计值，也



可以设定数据线的电流值的范围。

所述恒电流电路包括：

具有分别与第 1 和第 2 布线连接的 2 个晶体管、并用于在所述第 2 布线中产生与第 1 布线中所产生的电流值成正比的电流值的电流镜电路部；

5 与所述第 1 布线连接、并根据由外部电路供给的控制信号在所述第 1 连接线上产生给定电流的第 2 驱动晶体管；

也可以以所述控制电极信号发生用晶体管连接于所述第 2 布线的方式来构成。

10 根据该结构，通过调整电流镜电路部的结构或第 2 驱动晶体管的电流驱动能力的设计值，也可以设定数据线的电流的值的范围。

所述电流生成电路还具备与所述第 1 驱动晶体管和所述第 1 开关晶体管的 N 组串联连接而并联设置的偏移电流发生用的第 3 驱动晶体管，在所述第 3 驱动晶体管和所述数据线之间不设置开关晶体管，也可以以所述第 3 驱动晶体管的控制电极与所述控制电极信号发生用晶体管的控制电极连接的方式  
15 方式来构成。

根据该结构，由于可以在发光元件的发光色调和数据线的电流值之间关系中设置偏移，所以可将数据线的电流值设定在最佳的范围内。

所述第 1 驱动晶体管和所述第 1 开关晶体管的各串联连接，可以含有电阻元件。

20 根据该结构，可以降低数据信号的杂音。

而且，所述电阻元件例如是晶体管。

可以构成所述 N 个第 1 驱动晶体管，以便所述 N 个第 1 驱动晶体管之中的第 n(n 为 1~N 的整数)晶体管的增益系数的相对值为  $2^{n-1}$ 。

根据该结构，可以确保扩大数据信号的电流值的范围。

25 而且，可以采用有源矩阵驱动法来驱动所述像素矩阵。或者，也可以采用无源矩阵驱动法来驱动所述像素矩阵。

本发明的电流生成电路的特征在于：包括：恒电流生成器件；信号输入线；输出端；根据由所述恒电流生成器件生成的基准电流和供给至所述信号输入线的信号将所生成的输出电流输出至所述输出端的电流输出器件。

30 该电流生成电路具有电路结构简单且生产性和耐久性优良的各种优良

的特征。

而且，所述恒电流生成器件可以是含有电流镜电路的结构。

另外，所述恒电流生成器件可以是具备至少 1 个基准电压源的结构。

所述电流输出器件可以是含有增益系数不同的多个第 1 晶体管的结构。

5 所述电流输出器件可以通过合成流经所述多个第 1 晶体管之中由所述信号选择的晶体管中的电流而生成所述输出电流的器件。

所述恒电流生成器件可以是具备与所述第 1 晶体管的栅极电极连接的第 2 晶体管的结构。

10 所述第 2 晶体管可以是具有将所述基准电流变换为所述多个第 1 晶体管的栅极电压的功能。

可以在所述输出端和所述多个第 1 晶体管之间设置与所述多个第 1 晶体的至少 1 个相对应的第 1 电阻附加器件。

所述第 1 电阻附加器件可以是第 3 晶体管。

15 所述恒电流生成器件可以具备与所述第 3 晶体管的栅极电极连接的第 4 晶体管。

所述电流输出器件可以具备规定所述输出电流的下限值的偏移电流线路。

所述偏移电流线路可以具备将其栅极电极连接于所述第 2 晶体管的第 5 晶体管。

20 可以在所述输出端和所述第 5 晶体管之间设置第 2 电阻附加器件。

所述第 2 电阻附加器件可以是第 6 晶体管。

可以将所述基准电流设定为所述输出电流的最大值和最小值的中间附近的值。

可以通过改变所述第 5 晶体管的增益系数来控制所述输出电流。

25 本发明的第 2 电光学装置包括：多个扫描线；多个数据线；与所述扫描线和所述数据线的交叉部相对应而配置的电光学元件；驱动所述扫描线的扫描线驱动电路和驱动所述数据线的的数据线驱动电路，其中，所述数据线驱动电路具备上述的任一个电流生成电路，并包括将所述电流生成电路的输出电流输入至所述数据线中的器件。

30 所述电光学元件也可以是电流驱动型元件。

另外, 所述电流驱动型元件也可以是有机电致发光元件。

就本发明来说, 可以采用各种方式来实现, 例如, 可以采用具备该数据线驱动电路的电光学装置或显示装置、具备该电光学装置或显示装置的电子装置、这些装置的驱动方法、用于实现该方法的计算机程序、记录该计算机程序的记录介质、含有该计算机程序并体现于载波内的数据信号等方式实现。

### 附图说明

图 1 是表示作为本发明一实施例的电光学装置 100 的电路结构的框图。

10 图 2 是表示显示面板部 101 和数据线驱动电路 102 的内部结构的框图。

图 3 是表示像素电路 200 的内部结构的电路图。

图 4 是表示像素电路 200 的动作的时间图。

图 5 是表示单一线路驱动 300 和栅压生成电路 400 的内部结构的电路图。

15 图 6 是表示数据线驱动电路 102 的输出电流  $I_{out}$  和色调值之间关系的说明图。

图 7 是表示输出电流  $I_{out}$  和发光色调之间关系一个示例的图表。

图 8 是表示实施例 2 中的显示面板部 101a 和数据线驱动电路 102a 的内部结构的框图。

20 图 9 是表示作为采用本发明的显示装置的电子机器一个示例的个人计算机的结构立体图。

图 10 是表示作为采用本发明的显示装置的电子机器一个示例的便携式电话的结构立体图。

25 图 11 是表示作为采用本发明的显示装置的电子机器一个示例的普通数码相机背面侧结构的立体图。

图中: 21~28—驱动晶体管, 31—恒电压发生用晶体管, 32—驱动晶体管, 41~48—电阻用晶体管, 51—电阻用晶体管, 52—电阻用晶体管, 71、72—晶体管, 73—驱动晶体管, 81~88—开关晶体管, 100—电光学装置, 101—显示面板部, 102—数据线驱动电路, 103—扫描线驱动电路, 104—存储器, 105—控制电路, 106—振荡电路, 107—电源电路, 110—计算机, 200

—像素电路, 211~214—晶体管, 220—有机 EL 元件, 230—保持电容器, 300—单一线路驱动, 301—信号输入线, 302—输出信号线(数据线), 303—第 1 共同栅极线, 304—第 2 共同栅极线, 310—D/A 转换器, 320—偏移电流生成电路, 400—栅极电压生成电路, 401—第 1 连接线, 402—第 2 连接线, 500—移位寄存器, 520—开关晶体管, 1000—个人计算机, 1020—键盘, 1040—主体部, 1060—显示部件, 2000—便携式电话, 2020—操作按钮, 2040—受话口, 2060—送话口, 2080—显示面板, 3000—普通数码相机, 3020—壳体, 3040—显示面板, 3060—受光部件, 3080—快门按钮, 3100—电路基板, 3120—视频信号输出端子, 3140—输入输出端子, 4300—电视监视器, 4400—个人计算机。

### 具体实施方式

下面, 借助实施例并按以下顺序说明本发明的实施方式。

A.装置的整体结构;

15 B.实施例 1;

C.实施例 2;

D.电子机器的适用例;

E.变形例。

20 A.装置的整体结构:

图 1 是表示作为本发明一实施例的电光学装置 100 的电路结构的框图。该电光学装置 100 包括: 将发光元件配置为矩阵状的显示面板部 101(也称为‘像素区域’); 驱动显示面板部 101 的数据线的数据线驱动电路 102; 驱动显示面板部 101 的扫描线(也称为‘栅极线’)的扫描线驱动电路 103(也称为‘栅极驱动’); 存储由计算机 110 供给的显示数据的存储器 104; 将基准动作信号供给至另外的结构元件的振荡电路 106; 电源电路 107; 用于控制电光学装置 100 内的各结构元件的控制电路 105。

电光学装置 100 的各结构元件 101~107, 可以分别由独立的部件(例如, 1 块半导体集成电路装置)构成, 或者, 各结构元件 101~107 的全部或一部分也可以由形成为一体的部件构成。例如, 可以在显示面板部 101 上, 将

数据线驱动电路 102 和扫描线驱动电路 103 形成为一体。并且, 结构元件 102~106 的全部或一部分可以由程控的 IC 块构成, 其功能由写入 IC 块的程序来软件化地实现。

图 2 表示显示面板部 101 和数据线驱动电路 102 的内部结构。显示面板部 101 具有排列成矩阵状的多个像素电路 200, 各像素电路 200 分别具有有机 EL 元件 220。在像素电路 200 的矩阵中分别连接有沿着其列方向延伸的多个数据线  $X_m(m=1\sim M)$  和沿着行方向延伸的多个扫描线  $Y_n(n=1\sim N)$ 。数据线也被称为‘源极线’, 扫描线也被称为‘栅极线’。在本说明书中, 也将像素电路 200 称为‘单元电路’或‘像素’。像素电路 200 内的晶体管通常由 TFT 构成。

扫描线驱动电路 103 选择性地驱动多个扫描线  $Y_n$  之中的 1 根, 并选择 1 行的像素电路组。数据线驱动电路 102 具有用于分别驱动各数据线  $X_m$  的多个单一线路驱动 300 和栅极电压生成电路 400。栅极电压生成电路 400 将具有给定电压值的栅极控制信号供给至单一线路驱动 300 中。关于栅极电压生成电路 400 和单一线路驱动 300 的内部结构, 在后叙述。

单一线路驱动 300 通过各数据线  $X_m$  向像素电路 200 供给数据信号。如果按照该数据信号设定像素电路 200 的内部状态(后述), 则可据此控制流向有机 EL 元件 220 的电流值, 其结果, 可以控制有机 EL 元件 220 的发光色调。

控制电路 105(图 1)将表示显示面板部 101 的显示状态的显示数据(图像数据)变换为表示各有机 EL 元件 220 的发光色调的矩阵数据。矩阵数据包含有用于顺序选择 1 行的像素电路组的扫描线驱动信号和表示向所选择的像素电路组的有机 EL 元件 220 供给的数据线信号电平的数据线驱动信号。扫描线驱动信号和数据线驱动信号被分别供给至扫描线驱动电路 103 和数据线驱动电路 102。控制电路 105 另外还进行扫描线和数据线的驱动定时的定时控制。

图 3 是表示像素电路 200 的内部结构的电路图。该像素电路 200 是配置于第  $m$  号的数据线  $X_m$  和第  $n$  号的扫描线  $Y_n$  的交点处的电路。扫描线  $Y_n$  包含有 2 根子扫描线  $V1$ 、 $V2$ 。

像素电路 200 是根据流向数据线  $X_m$  的电流值调节有机 EL 元件 220 的

色调的电程序电路。具体地说,该像素电路 200 除了有机 EL 元件外,还具有 4 个晶体管 211~214;保持电容器 230(也称为‘保持电容器’或‘存储电容器’)。保持电容器 230 借助于数据线  $X_m$  保持与所供给的数据信号相对应的电荷,由此,可以调节有机 EL 元件 220 的发光色调。换言之,保持电容器 230 保持与流向数据线  $X_m$  的电流相对应的电压。第 1 至第 3 晶体管 211~213 是 n 通道型 FET,第 4 晶体管 214 是 p 通道型 FET。有机 EL 元件 220 是与光电二极管相同的电流注入型(电流驱动型)的发光元件,在此用二极管的记号进行描述。

第 1 晶体管 211 的源极分别与第 2 晶体管 212 的漏极、第 3 晶体管 213 漏极、第 4 晶体管 214 的漏极相连接。第 1 晶体管 211 的漏极与第 4 晶体管 214 的栅极相连接。保持电容器 230 被连接至第 4 晶体管 214 的源极和栅极之间。另外,第 4 晶体管 214 的源极也与电源电位  $V_{dd}$  连接在一起。

第 2 晶体管 212 的源极通过数据线  $X_m$  与单一线路驱动 300(图 2)连接。有机 EL 元件 220 被连接至第 3 晶体管 213 的源极和接地电位之间。

第 1 和第 2 晶体管 211、212 的栅极共同与第 1 子扫描线  $V_1$  连接。另外,第 3 晶体管 213 的栅极与第 2 子扫描线  $V_2$  相连接。

第 1 和第 2 晶体管 211、212 是在向保持电容器 230 蓄积电荷时所使用的开关晶体管。第 3 晶体管 213 是在有机 EL 元件 220 的发光期间保持导通状态的开关晶体管。另外,第 4 晶体管 214 是用于控制流向有机 EL 元件 220 的电流值的驱动晶体管。第 4 晶体管 214 的电流值被保持于保持电容器 230 中的电荷量(蓄积电荷量)所控制。

图 4 是表示像素电路 200 的动作的脉冲波形图。其中,表示第 1 子扫描线  $V_1$  的电压值(以下也称为‘第 1 栅极信号  $V_1$ ’)、第 2 子扫描线  $V_2$  的电压值(以下也称为‘第 2 栅极信号  $V_2$ ’)、数据线  $X_m$  的电流值  $I_{out}$ (也称为‘数据信号  $I_{out}$ ’)、流向有机 EL 元件 220 的电流值  $I_{EL}$ 。

驱动周期  $T_c$  被分为程序设计期间  $T_{pr}$  和发光期间  $T_{el}$ 。其中,所谓‘驱动周期  $T_c$ ’是指每 1 次更新显示面板部 101 内的全部的有机 EL 元件 220 的发光色调的周期,与所谓的帧周期相同。色调的更新,每进行 1 行的像素电路组,在驱动周期  $T_c$  之间顺序更新  $N$  行的像素电路组的色调。例如,在使用 30Hz 更新全部像素电路色调时,驱动周期  $T_c$  约为 33ms。

程序设计期间  $T_{pr}$  是在像素电路 200 内设定有机 EL 元件 220 的发光色调的期间。在本说明书中, 将像素电路 200 的色调设定称为‘程序设计’。例如, 在驱动周期  $T_c$  约为 33ms、扫描线  $Y_n$  的总数  $N$  为 480 的情况下, 程序设计期间  $T_{pr}$  约为  $69\mu s (=33ms / 480)$  以下。

5        在程序设计期间  $T_{pr}$  中, 首先, 将第 2 栅极信号  $V_2$  设定为 L 电平, 将第 3 晶体管 213 保持为断开状态(闭状态)。接着, 使与发光色调相对应的电流值  $I_m$  流向数据线  $X_m$  上, 同时将第 1 栅极信号  $V_1$  设定为 H 电平, 第 1 和第 2 晶体管 211、212 变为导通状态(开状态)。此时, 该数据线  $X_m$  的单一线路驱动 300(图 2)具有流过与发光色调相对应的固定电流值  $I_m$  的恒电流源的功能。如图 4(c)所示, 该电流值  $I_m$ , 在给定的电流值的范围  $R_1$  内被设定为与有机 EL 元件 220 的发光色调相对应的值。

10        在保持电容器 230 中保持有与流过第 4 晶体管 214(驱动晶体管)的电流值  $I_m$  相对应的电荷。其结果, 在第 4 晶体管 214 的源极 / 栅极之间施加有存储于保持电容器 230 的电压。在本说明书中, 将程序设计所使用的数据信号的电流值  $I_m$  称为‘程序设计电流值  $I_m$ ’。

      若完成程序设计, 扫描线驱动电路 103 则将第 1 栅极信号  $V_1$  设定为 L 电平, 并将第 1 和第 2 晶体管 211、212 变为断开状态, 另外, 数据线驱动电路 102 停止数据信号  $I_{out}$ 。

20        在发光期间  $T_{el}$ , 按照将第 1 栅极信号  $V_1$  维持在 L 电平、使第 1 和第 2 晶体管 211、212 保持在断开状态那样, 直接将第 2 栅极信号  $V_2$  设定在 H 电平、将第 3 晶体管 213 设定为导通状态。由于预先在保持电容器 230 中存储着与程序设计电流值  $I_m$  相对应的电压, 所以在第 4 晶体管 214 中流动与程序设计电流值  $I_m$  几乎相同的电流。因此, 在有机 EL 元件 220 中也流动与程序设计电流值  $I_m$  几乎相同的电流, 经与该电流值  $I_m$  相对应的色调进行发光。这样, 将保持电容器 230 的电压(即电荷)被电流值  $I_m$  写入的类型的像素电路 200 称为‘电程序电路’。

#### B. 实施例 1:

30        图 5 是表示单一线路驱动 300 和栅极电压生成电路 400 的内部结构的电路图。单一线路驱动 300 具有 8 比特的 D / A 转换器部 310 和偏移电流生成电路 320。

D / A 转换器部 310 并列连接 8 根电流线 IU1~IU8。在第 1 电流线 IU1 上, 开关晶体管 81、具有一种电阻元件功能的电阻用晶体管 41 和具有流过给定电流的恒电流源功能的驱动晶体管 21 被串联连接在数据线 302 和接地电位之间。另外的电流线 IU2~IU8 也具有同样的结构。这三种类的晶体管 81~88、41~48、21~28, 在图 5 的示例中是 n 通道型 FET。8 个驱动晶体管 21~28 的栅极共同连接在第 1 共同栅极线 303 上。另外, 8 个电阻用晶体管 41~48 的栅极共同连接在第 2 共同栅极线 304 上。在 8 个开关晶体管 81~88 的各栅极中, 通过信号输入线 301 输入由控制电路 105(图 1)供给的 8 比特的色调数据 DATA 的各比特。

8 个驱动晶体管 21~28 的增益系数  $\beta$  之比 K 被设定为 1 : 2 : 4 : 8 : 16 : 32 : 64 : 128, 即, 第 n 号(n=1~N)驱动晶体管的增益系数  $\beta$  的相对值 K 被设定为  $2^{n-1}$ 。在此, 为了更好理解, 用  $\beta = K\beta_0 = (\mu C_0 W / L)$  来定义增益系数  $\beta$ 。其中, K 为相对值,  $\beta_0$  为给定的常数,  $\mu$  为载流子的移动度,  $C_0$  为栅极容量, W 为通道宽度, L 为通道长度。驱动晶体管的数目 N 为 2 以上的整数。该驱动晶体管的数目 N 与扫描线 Yn 的数目没有关系。

8 个驱动晶体管 21~28 具有恒电流源的功能。由于晶体管的电流驱动能力与增益系数  $\beta$  成正比, 所以 8 个驱动晶体管 21~28 的电流驱动能力之比为 1 : 2 : 4 : 8 : 16 : 32 : 64 : 128。换言之, 各驱动晶体管 21~28 的电流驱动能力的相对值 K 被分别设定为与色调数据 DATA 的各比特的加权相对应的值。

另外, 电阻用晶体管 41~48 的电流驱动能力通常被设定为所对应的各驱动晶体管 21~28 的电流驱动能力以上的值。因此, 各电流线 IU1~IU8 的电流驱动能力被驱动晶体管 21~28 所决定。电阻用晶体管 41~48 具有除去电流值的杂音的杂音滤波器的功能。

偏移电流生成电路 320 具有电阻用晶体管 52 和驱动晶体管 32 被串联连接于数据线 302 和接地电位之间的结构。驱动晶体管 32 的栅极连接在第 1 共同栅极线 303 上, 电阻用晶体管 52 的栅极连接在第 2 共同栅极线 304 上。驱动晶体管 32 的增益系数  $\beta$  的相对值为 Kb。在偏移电流生成电路 320 中, 不在驱动晶体管 32 和数据线 302 之间设置开关晶体管, 在这点上与 D / A 转换器部 310 内的各电流线不同。



偏移电流生成电路 320 的电流线  $I_{offset}$  与 D/A 转换器部 310 的 8 根电流线  $I_{U1} \sim I_{U8}$  并联连接。因此, 将流过这 9 根电流线  $I_{offset}$ 、 $I_{U1} \sim I_{U8}$  的电流合计作为程序设计电流输出至数据线 302 上。即, 单一线路驱动 310 是电流加法型电流生成电路。以下, 将表示各电流线的符号  $I_{offset}$ 、 $I_{U1} \sim I_{U8}$  作为表示流它们的电流符号来使用。

栅极电压生成电路 400 包含由 2 个晶体管 71、72 构成的电流镜电路部。2 个晶体管 71、72 的栅极彼此之间相互连接, 另外, 第 1 晶体管 71 的栅极和漏极也相互连接。2 个晶体管 71、72 各自的另外一个端子(源极)被连接在栅极电压生成电路 400 用的电源电位  $V_{DREF}$  上。在第 1 晶体管 71 的另外端子(漏极)与接地电位之间的第 1 连接线 401 上, 串联连接着驱动晶体管 73。由控制电路 105 将具有给定电压电平的控制信号  $VRIN$  输入至驱动晶体管 73 的栅极中。在第 2 晶体管 72 的另外端子(漏极)与接地电位之间的第 2 连接线 402 上, 串联连接着电阻用晶体管 51 和恒电压发生用晶体管 31(也称为‘控制电极信号发生用晶体管’)。恒电压发生用晶体管 31 的增益系数  $\beta$  的相对值为  $Ka$ 。

恒电压发生用晶体管 31 的栅极和漏极相互连接, 它们被连接在单一线路驱动 300 第 1 共同栅极线 303 上。另外, 电阻用晶体管 51 的栅极和漏极相互连接, 它们被连接在单一线路驱动 300 第 2 共同栅极线 304 上。

在图 5 的示例中, 构成电流镜电路部的 2 个晶体管 71、72 由 p 通道型 FET 构成, 另外的晶体管由 n 通道型 FET 构成。

若将给定电压电平的控制信号  $VRIN$  输入至栅极电压生成电路 400 的驱动晶体管 73 的栅极中, 则第 1 连接线 401 上产生与该控制信号  $VRIN$  的电压电平相对应的固定的基准电流  $I_{const}$ 。由于 2 个晶体管 71、72 构成电流镜电路部, 所以在第 2 连接线 402 上也流过相同的基准电流  $I_{const}$ 。但是, 2 个连接线 401、402 中所流过的电流不需要相同, 一般来说, 也可以构成这样的第 1 和第 2 晶体管 71、72, 使得在第 2 连接线 402 上流过与第 1 连接线 401 的基准电流  $I_{const}$  成正比的电流。

在第 2 连接线 402 上的 2 个晶体管 31、51 的栅极/漏极之间, 分别产生与该电流  $I_{const}$  相对应的给定的栅极电压  $V_{g1}$ 、 $V_{g2}$ 。第 1 栅极电压  $V_{g1}$  通过第 1 共同栅极线 303, 共同施加于单一线路驱动 300 内的 9 个驱动晶体

管 32、21~28 的栅极上。并且，第 2 栅极电压  $V_{g2}$  通过第 2 共同栅极线 304，共同施加于 9 个电阻用晶体管 52、41~48 的栅极上。

各电流线  $I_{offset}$ 、 $I_{U1}$ ~ $I_{U8}$  的电流驱动能力由各驱动晶体管 32、21~28 的增益系数  $\beta$  和施加电压来决定。因此，在单一线路驱动 300 的各电流线  $I_{offset}$ 、 $I_{U1}$ ~ $I_{U8}$  上，根据栅极电压  $V_{g1}$  可流过与各驱动晶体管的增益系数  $\beta$  的相对值  $K$  成正比的电流值。此时，若通过信号输入线 301 由控制电路 105 供给 8 比特的色调数据  $DATA$ ，则根据该色调数据  $DATA$  的各比特的值控制 8 个开关晶体管 81~88 的导通 / 断开。其结果，将具有与色调数据  $DATA$  的值相对应的电流值的程序设计电流  $I_m$  输出至数据线 302 上。

由于该单一线路驱动 300 具有偏移电流生成电路 320，所以色调数据  $DATA$  的值和程序设计电流  $I_m$  存在偏移，而不是通过原点的完全的正比关系。通过设置这样的偏移，可增加程序设计电流值的范围设定的自由度，因此其优点是：可以容易地将程序设计电流值设定在最佳的范围内。

图 6 是表示数据线驱动电路 102 的输出电流  $I_{out}$  和色调数据  $DATA$  的值(色调值)之间关系的例 1~例 5 的说明图。在图 6(a)的表中，表示标准的例 1 和分别改变以下 4 个参数时的例 2~例 5。

(1)VRIN: 栅极电压生成电路 400 的驱动晶体管 73 的栅极信号的电压值。

(2)VDREF: 栅极电压生成电路 400 的电流镜电路部的电源电压。

(3) $K_a$ : 栅极电压生成电路 400 的恒电压发生用晶体管 31 的增益系数  $\beta$  的相对值。

(4) $K_b$ : 偏移电流生成电路 320 的驱动晶体管 32 的增益系数  $\beta$  的相对值。

图 6(b)将图 6(a)的关系表示为图表。还有称为‘标准’的例 1 是将各参数设定为给定的标准值时的示例。例 2 是与标准的例 1 相比仅将驱动晶体管 73 的电压  $VRIN$  设定为较高值时的示例。例 3 是与标准的例 1 相比仅将电流镜电路部的电源电压  $VDREF$  设定为较高值时的示例。例 4 是与标准的例 1 相比仅将恒电压发生用晶体管 31 的增益系数  $\beta$  的相对值  $K_a$  设定为较大值时的示例。例 5 是与标准的例 1 相比仅将驱动晶体管 32 的增益系数  $\beta$  的相对值  $K_b$  设定为较大值时的示例。

如这些表和图表所示, 输出电流  $I_{out}$  的值随着各参量  $VRIN$ 、 $VDREF$ 、 $Ka$ 、 $Kb$  而变化。因此, 通过变更这些参数的 1 个以上的值, 可以变更发光色调控制中所利用的电流值的范围。而且, 通过调整各自相关联的电路部分的设计值, 来设定各参量  $VRIN$ 、 $VDREF$ 、 $Ka$ 、 $Kb$  的值。在图 5 所示的电路结构中, 由于 4 个参数  $VRIN$ 、 $VDREF$ 、 $Ka$ 、 $Kb$  都对输出电流  $I_{out}$  的范围产生影响, 所以其优点是: 可以提高设定输出电流  $I_{out}$  的范围时的自由度, 并容易设定为任意的范围。

可是, 输出电流  $I_{out}$  与栅极电压生成电路 400 内的基准电流  $I_{const}$  成正比。因此, 根据输出电流  $I_{out}$  (即程序设计电流  $I_m$ ) 所要求的电流值范围来决定基准电流  $I_{const}$ 。此时, 如果将基准电流  $I_{const}$  的值设定在输出电流  $I_{out}$  所要求的电流值的范围的两端附近, 就电路部件的性能来说, 存在这样的问题: 基准电流  $I_{const}$  的小的偏移(误差)会产生输出电流  $I_{out}$  的大偏移(误差)。因此, 为了降低输出电流  $I_{out}$  误差, 优选将基准电流  $I_{const}$  的值设定为输出电流  $I_{out}$  的电流值范围的最大值和最小值的中间附近的值。在此, 所谓“最大值和最小值的中间附近”是指最大值和最小值的平均值(中央值)的  $\pm 10\%$  左右的范围。

图 7 是表示输出电流  $I_{out}$  和发光色调之间关系的一例的图表。在该例中, 为了表现 0~255 中的 256 个色调, 可利用  $0nA \sim 5000nA$  范围的输出电流  $I_{out}$ 。此时, 优选将基准电流  $I_{const}$  的值设定在作为中间值的  $2500nA$  左右。

而且, 在图 5 的电路中, 为了将基准电流  $I_{const}$  的值设定得与色调的中央值(=128)相对应的输出电流  $I_{out}$  的值相等, 可以将恒电压发生用晶体管 31 的增益系数  $\beta$  的相对值  $Ka$  设定为与色调的中央值相等的值(=128)。

如以上所说明, 其优点是: 实施例 1 的数据线驱动电路 102, 通过任意地变更 1 个或多个参数的设计值, 可以任意地调节输出电流  $I_{out}$  (程序设计电流  $I_m$ ) 的范围。另外, 由于该电路 102 的结构非常简单, 所以还具有耐久性和生产性优良的优点。

### C. 实施例 2:

图 8 表示实施例 2 中的显示面板部 101a 和数据线驱动电路 102a 的内部结构。在该显示装置中, 设置 1 个单一线路驱动器 300 和移位寄存器 500,

来代替图 2 的结构中的多个单一线路驱动器 300。另外,在显示面板部 101a 的各数据线上,设置开关晶体管 520。开关晶体管 520 的一个端子连接到各数据线  $X_m$  上,另一个端子共同连接到单一线路驱动 300 的输出信号线 302 上。移位寄存器 500 将导通 / 断开控制信号供给至各数据线  $X_m$  的开关晶体管 520 中,由此,顺序选择每 1 个数据线  $X_m$ 。

在该显示装置中,点顺序更新像素电路 200。即,1 次程序设计仅更新存在于由扫描线驱动电路 103 选择的栅极线  $Y_n$  和由移位寄存器 500 选择的数据线  $X_m$  的交点上的 1 个像素电路 200。例如,对于由第  $n$  号栅极线  $Y_n$  选择的  $M$  个像素电路 200,每 1 个顺序进行程序设计,完成后,对接下来的(第  $n+1$  号)的栅极线上的  $M$  个像素电路 200 的每 1 个进行程序设计。与此相反,就上述的实施例 1 来说,同时(即,线顺序)对 1 行的像素电路组进行程序设计,在这点上,图 8 所示的显示装置和动作是不同的。

如图 8 的显示装置所示,以点顺序进行像素电路 200 的程序设计时,与上述的实施例 1 相同,可以使用单一线路驱动 300 和栅极电压生成电路 400,产生所希望的电流范围的输出电流  $I_{out}$ (程序设计电流  $I_m$ )。

#### D. 电子机器的适用例:

利用有机 EL 元件的显示装置可以适用于移动式 (mobile personal computer) 的个人计算机、便携式电话、普通数码相机等各种电子装置中。

图 9 是表示移动式的个人计算机的结构的立体图。个人计算机 1000 包括:具备键盘 1020 的主体部 1040;使用有机 EL 元件的显示部件 1060。

图 10 是表示便携式电话的立体图。该便携式电话 2000 包括:多个操作按钮 2020;受话口 2040;送话口 2060;使用有机 EL 元件的显示面板 2080。

图 11 是表示普通数码相机 3000 的结构的立体图。而且简要地表示与外部机器的连接。相对于通常的照相机是通过被摄体的光像使胶片感光来说,普通数码相机 3000 是通过 CCD (Charge Coupled Device) 等的摄像元件的光电变换将被摄体的光像变为摄像信号。在此,在普通数码相机 3000 的壳体 3020 的背面设置使用有机 EL 元件的显示面板 3040,根据 CCD 的摄像信号进行显示。因此,显示面板 3040 具有显示被摄体的图像的功能。另外,在壳体 3020 的观察侧(图中的里面侧)设置含有光学透镜和 CCD 等的受光部件 3060。

在此，如果摄像者确认显示面板 3040 中所显示的被摄体像后，按下快门按钮 3080，则将该时刻的 CCD 的摄像信号传送、存储在电路基板 3100 的存储器中。另外，就该普通数码相机 3000 来说，在壳体 3020 的侧面上设置有视频信号输出端子 3120 和数据通信用的输入输出端子 3140。而且，  
5 如图所示，根据需要分别在前者的视频信号输出端子 3120 上连接电视监视器 4300，在后者的数据通信用的输入输出端子 3140 上连接个人计算机 4400。而且，通过给定的操作将存储在电路基板 3100 的存储器中的摄像信号输出至电视监视器 4300 或个人计算机 4400 中。

另外，作为电子机器，除了图 9 的个人计算机、图 10 的便携式电话、  
10 图 11 的普通数码相机以外，还可以列举出具备电视、寻像型或监控直视型的视频磁带录像机、汽车驾驶导向装置、寻呼机、电子笔记本、电子计算器、文字信息处理机、终端站、可视电话、POS 终端、指触式面板的机器等。作为这些各种电子机器的显示部，可以采用使用有机 EL 元件的上述的显示装置。

15 E.变形例：

另外，本发明不局限于上述的实施例或实施方式，在不脱离其要旨的范围内可以进行各种方式的实施，例如也可以进行如下的变形。

E1：

在图所示的实施例中，在驱动晶体管 32、21~28 上连接有电阻用晶体管  
20 管 52、41~48，但也可以将电阻用晶体管 52、41~48 替换为另外的电阻元件（电阻附加器件）。另外，未必需要与全部的驱动晶体管 32、21~28 连接，也可以根据需要进行设置。

E2：

也可以省略图 5 的电路结构之中的一部分。例如，可以省略偏移电流  
25 生成电路 320。但是，如果设置偏移电流生成电路 320，则增大程序设计电流值的范围设定的自由度，因此具有容易将程序设计电流值设定为最佳范围内的优点。

E3：

在上述的实施例中，可以用双极型晶体管、薄膜二极管等其它种类的  
30 开关元件替换一部分或全部的晶体管。FET 的栅极电压和场效应晶体管的

基极相当于本发明的“控制电极”。

E4:

在上述实施例中，显示面板部 101 具有 1 组像素电路矩阵，但显示面板部 101 也可以具有多组像素电路矩阵。例如，在构成大型面板时，可以将显示面板部 101 划分为多个区域，在每个区域中分别设置 1 组像素电路矩阵。另外，也可以在 1 个显示面板部 101 内设置与 RGB 的 3 个颜色相当的 3 组像素电路矩阵。在存在多个像素电路矩阵的情况下，可以在每个矩阵中采用上述的实施例。

E5:

在上述各实施例中所使用的像素电路中，如图 5 所示，划分为程序设计期间  $T_{pr}$  和发光期间  $T_{el}$ ，但也可以使用将程序设计期间  $T_{pr}$  与发光期间  $T_{el}$  的一部分重合的像素电路。对于这样的像素来说，在发光期间  $T_{el}$  的初期进行程序设计，并设定发光的色调，然后，由设定的色调继续进行发光。即使对于利用这样的像素电路的装置来说，也可以采用上述的数据线驱动电路。

E6:

在上述的各实施例中，以使用有机 EL 元件的显示装置为例进行了说明，但本发明也可以适用于使用有机 EL 元件以外的发光元件的显示装置或电子装置中。例如，也可以适用于具有可根据驱动电流调整发光色调的其它种类的发光元件(LED 或 FED(Field Emission Display)等)的装置。

E7:

本发明不局限于具有像素电路的由有源驱动法驱动的课程或装置，也适用于不具有像素电路的由无源驱动法驱动的课程或装置中。

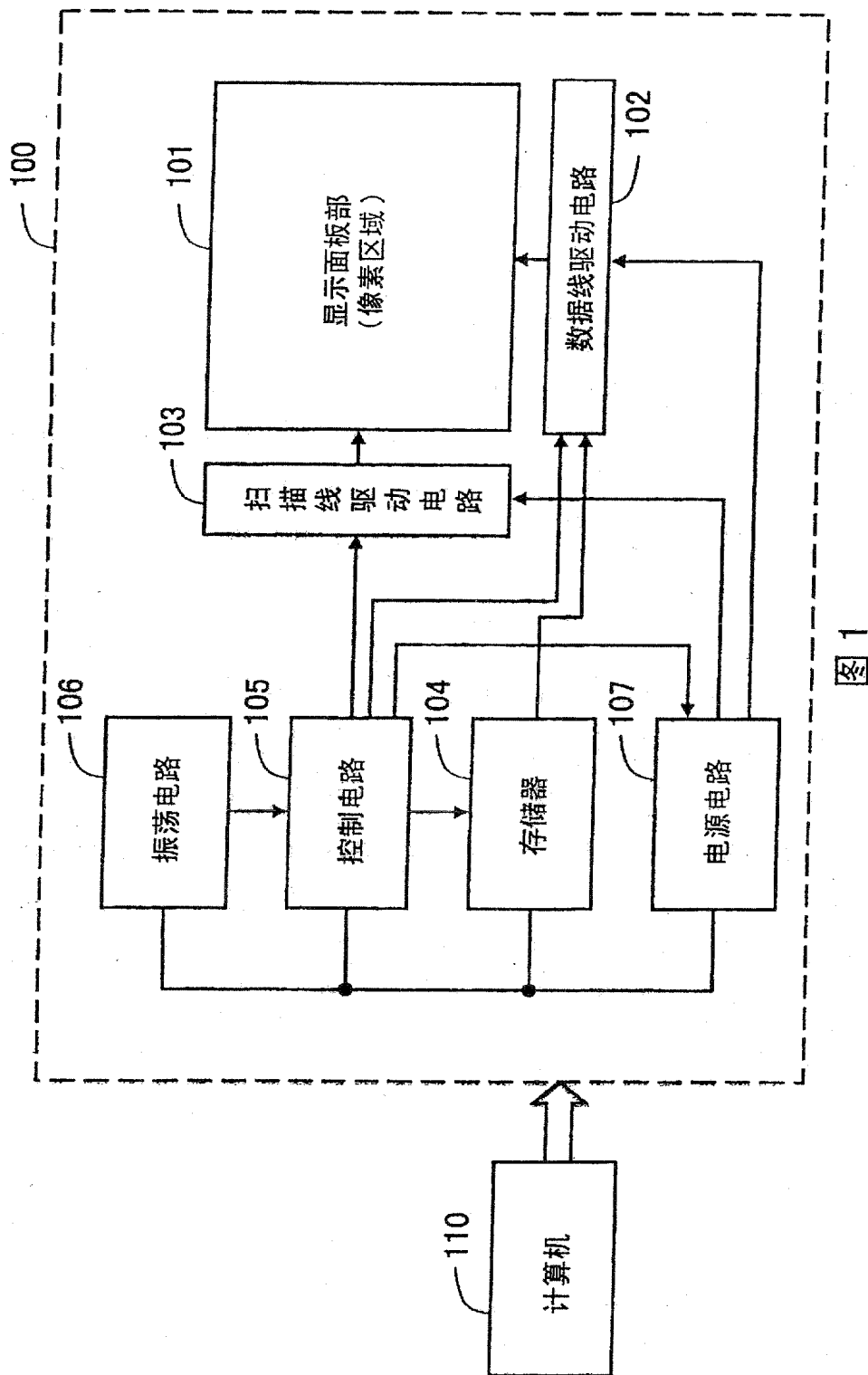


图1

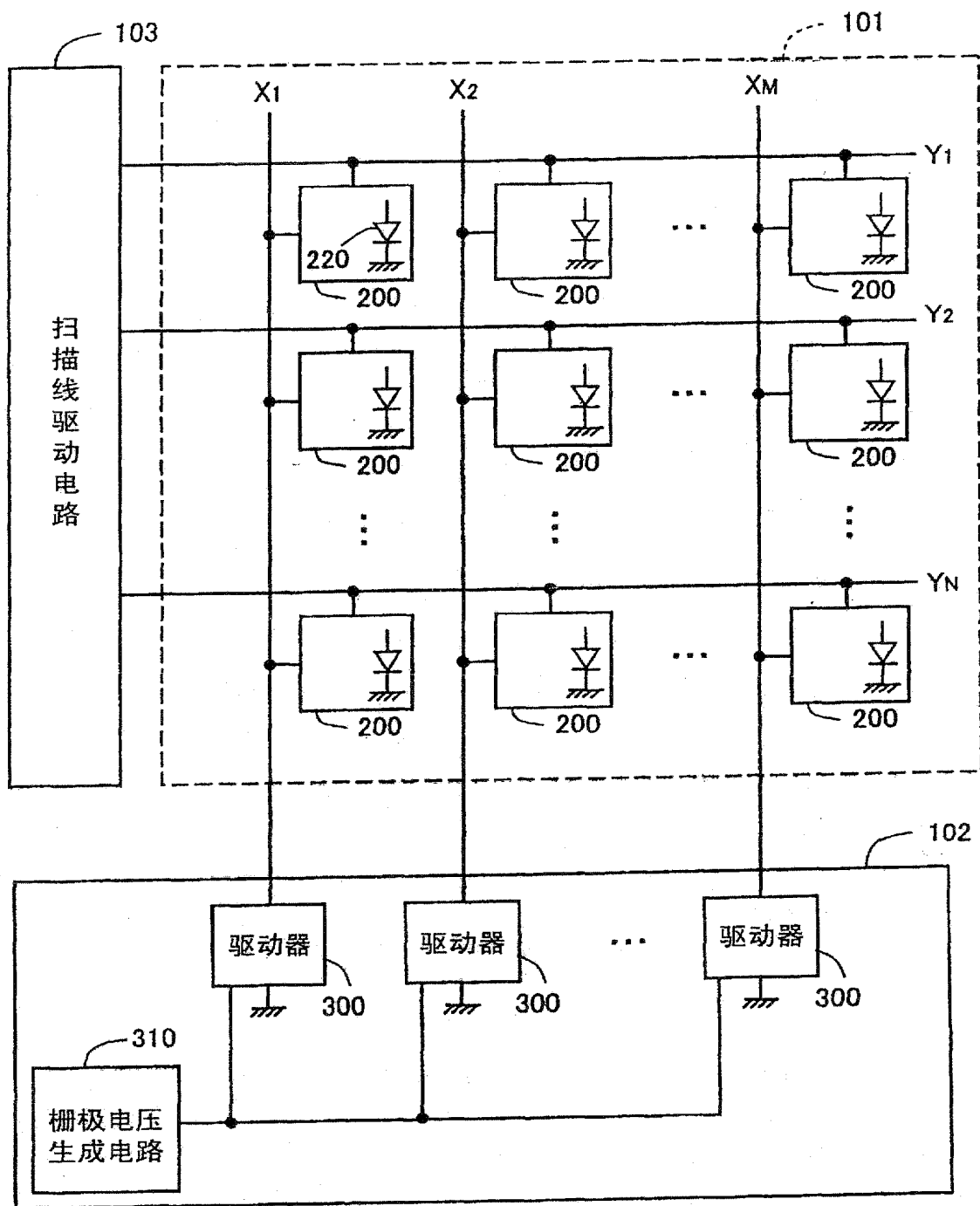


图 2



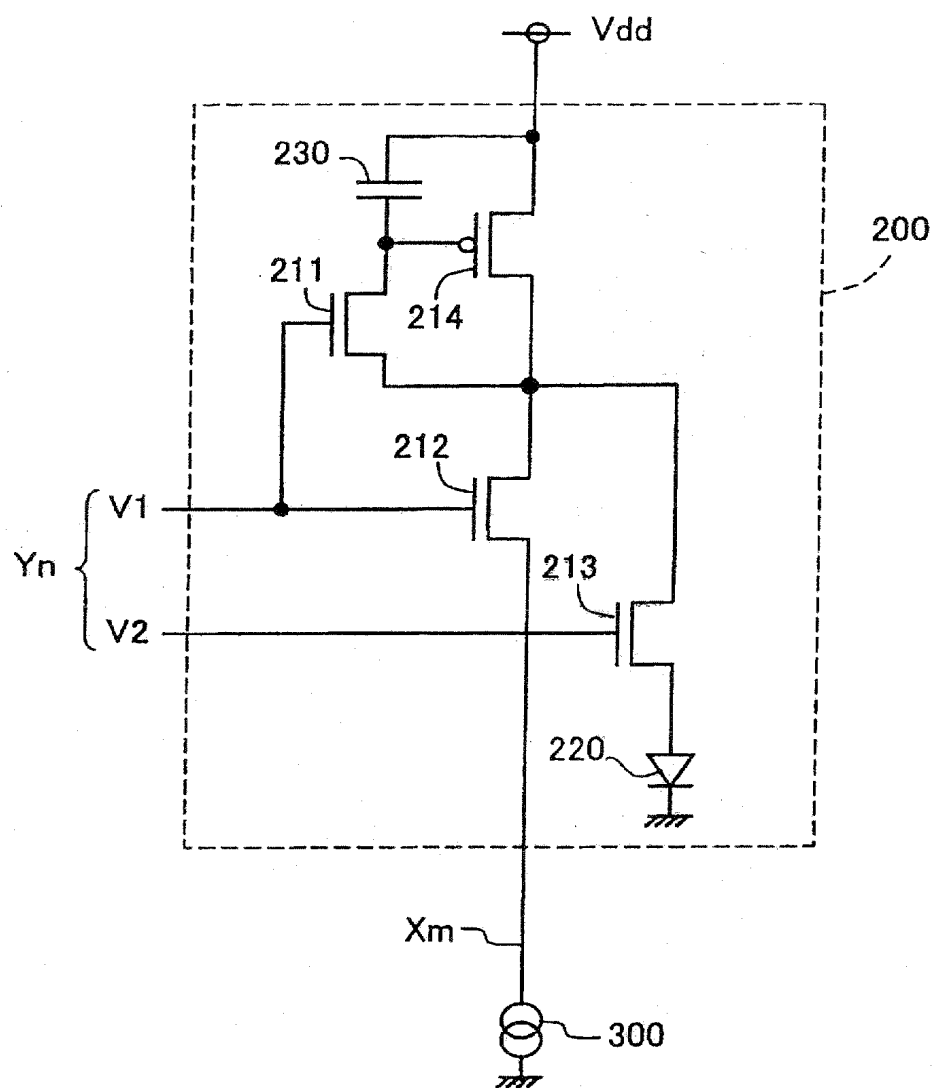


图 3

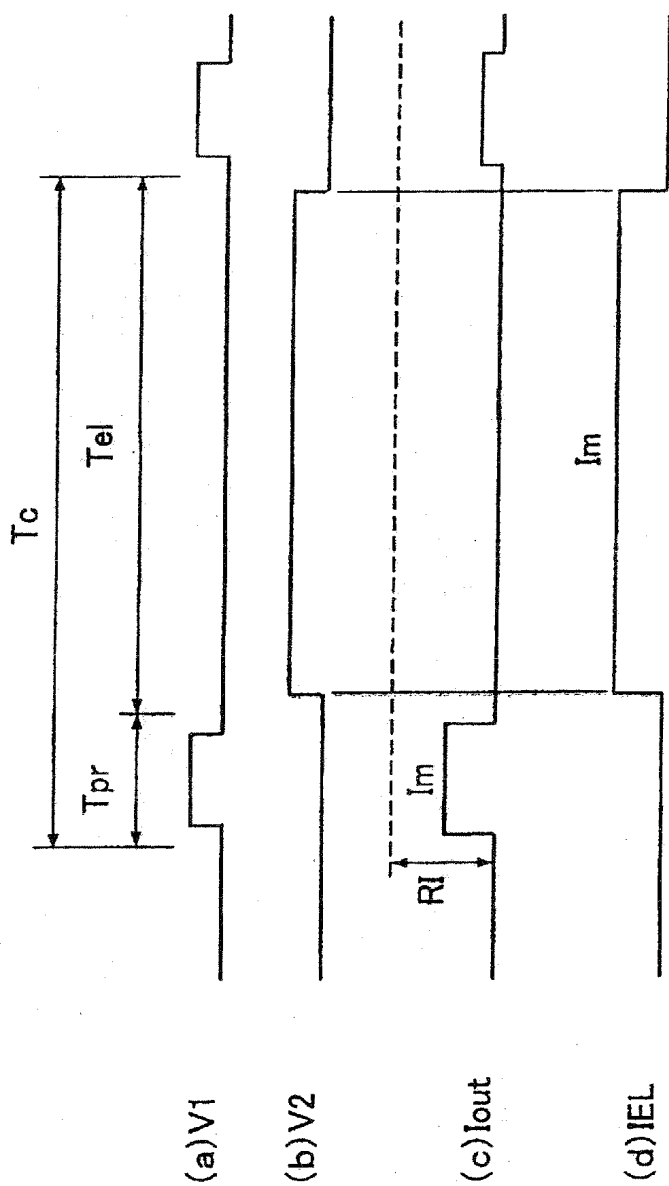


图 4

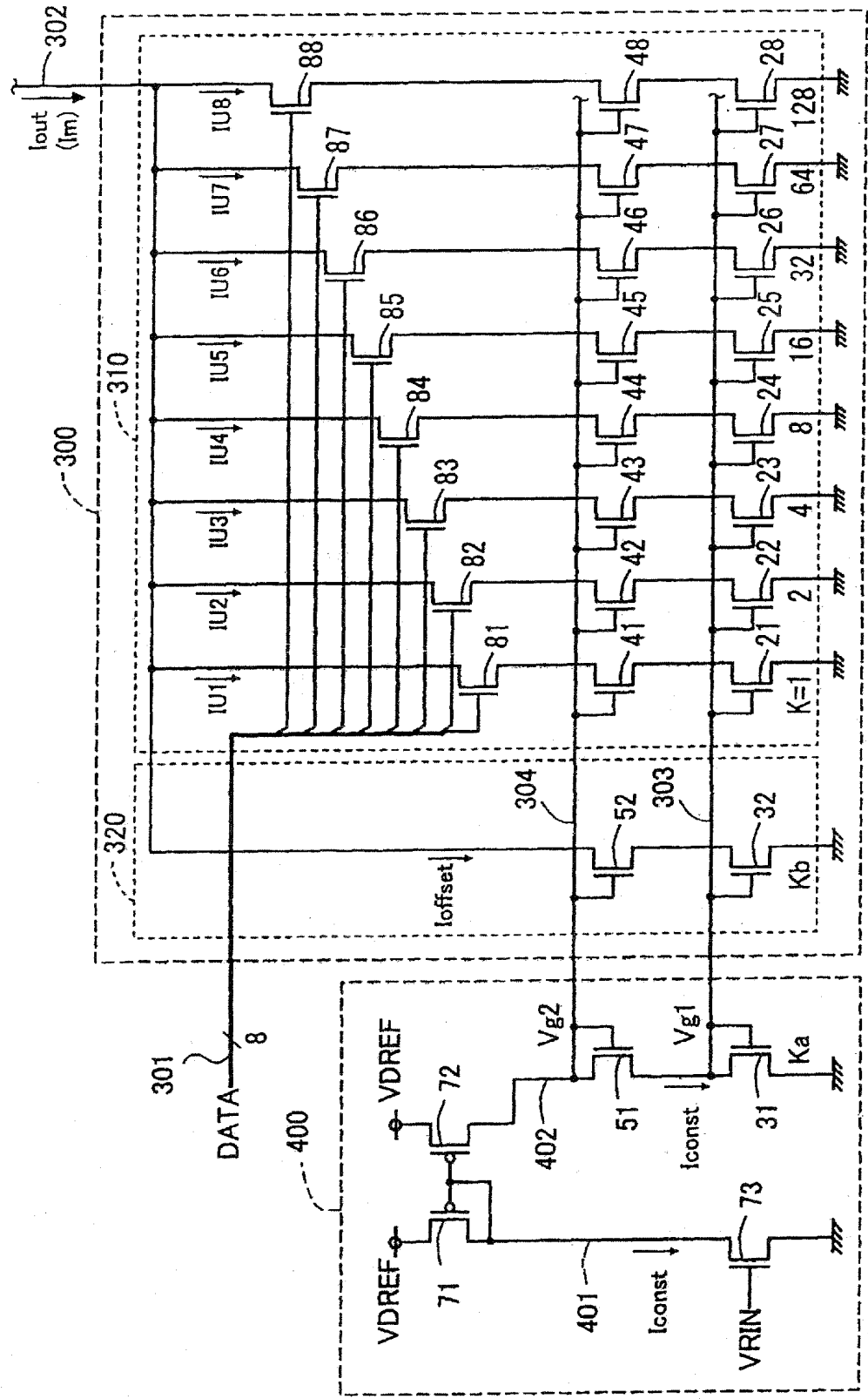


图 5

(a)

&lt;根据参数调整的Iout变化例&gt;

	例1	例2	例3	例4	例5
色调值	标准	VRIN大	VDREF大	Ka大	Kb大
1	520	1040	780	364	920
15	800	1600	1200	560	1200
31	1120	2240	1680	784	1520
63	1760	3520	2640	1232	2160
127	3040	6080	4560	2128	3440
255	5600	11200	8400	3920	6000
曲线	G1	G2	G3	G4	G5

$$(I_{\text{offset}} = 500)$$

(b)

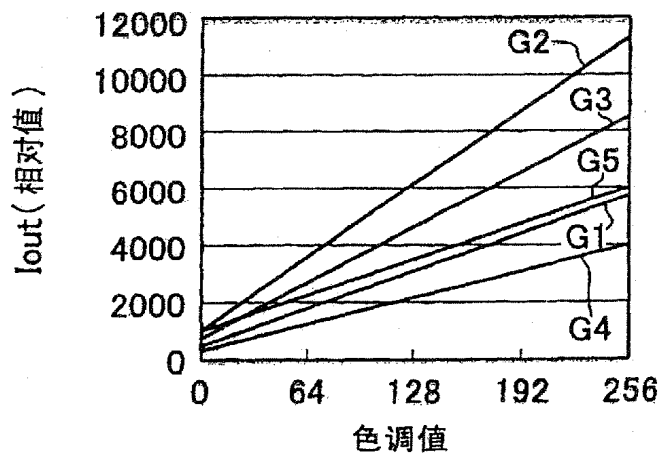


图 6

输出电流特性

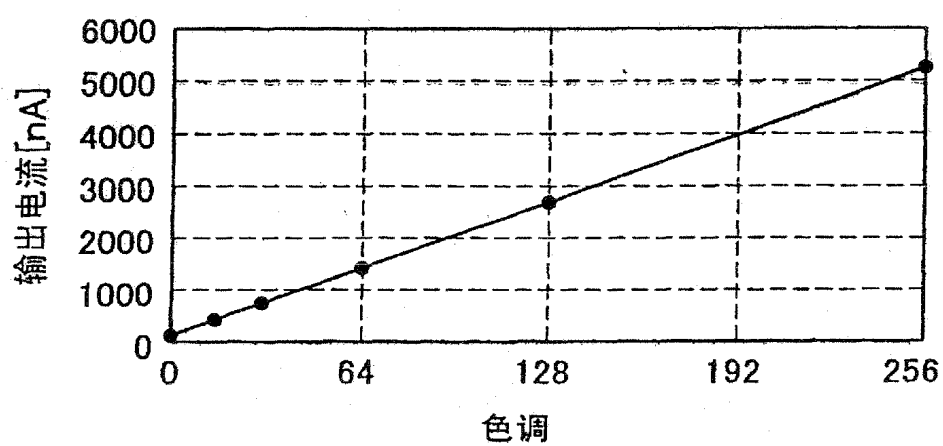


图 7

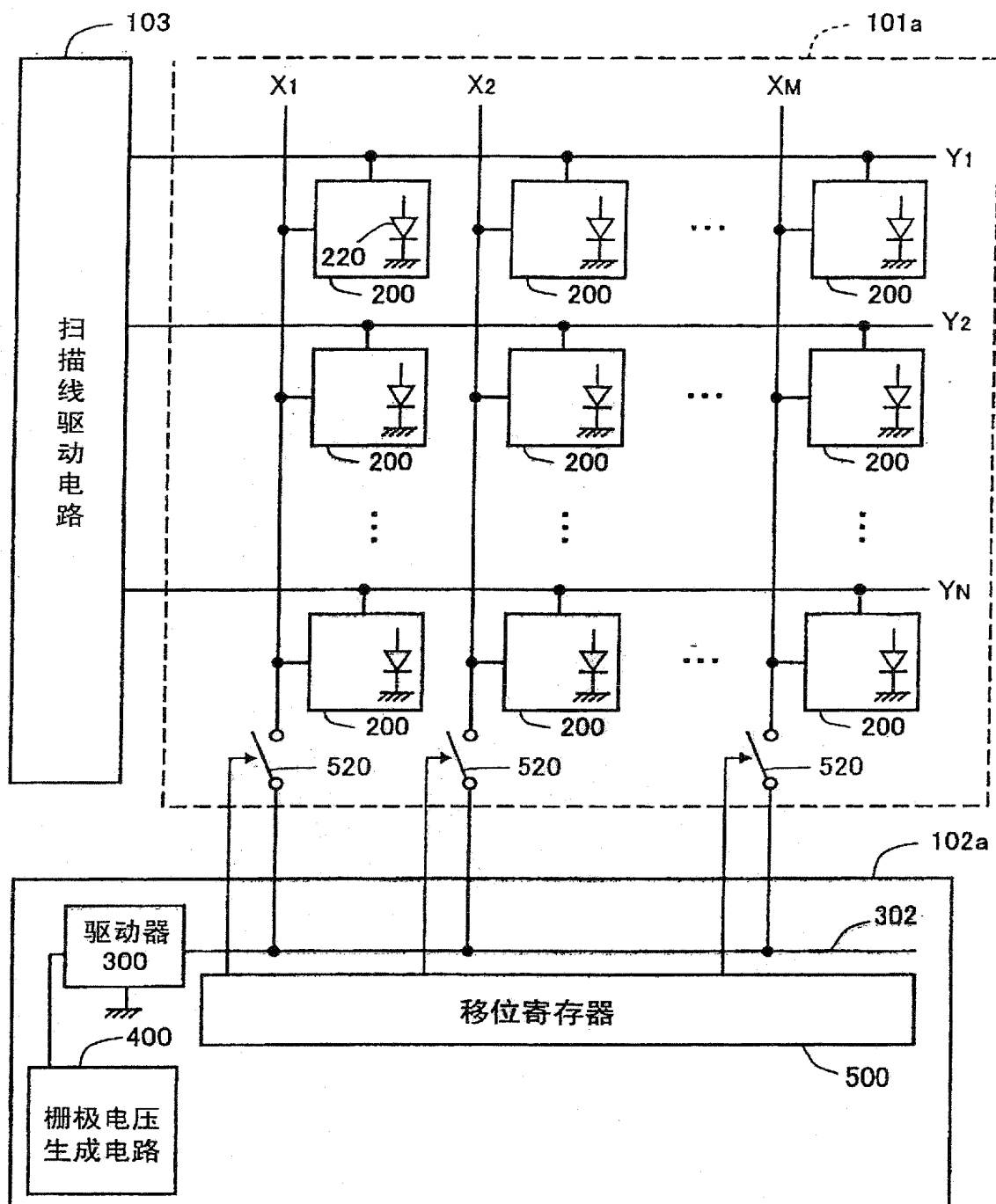


图 8

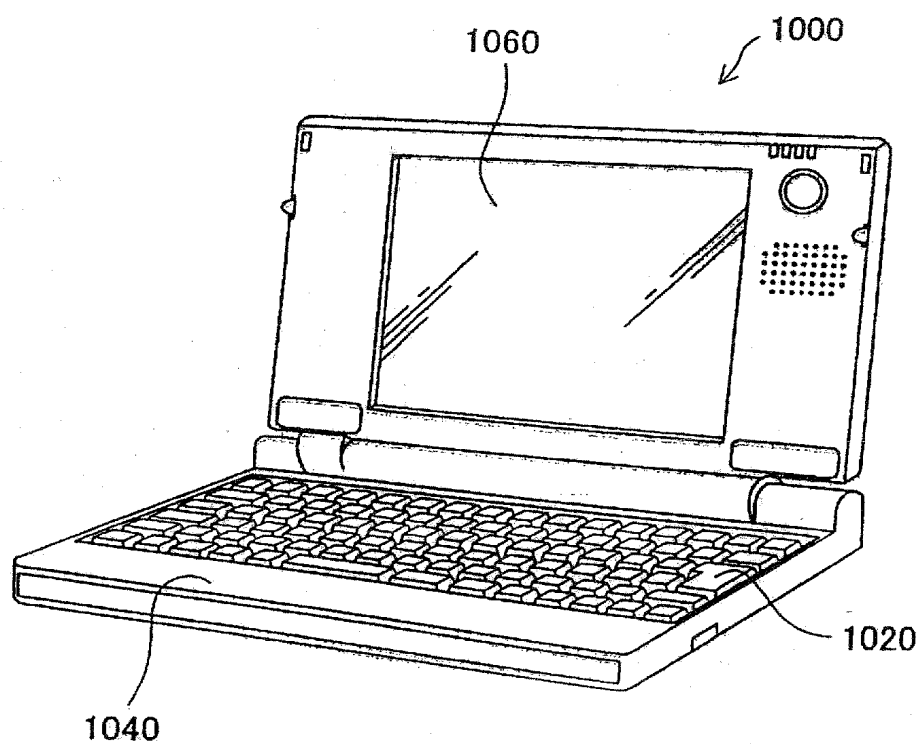


图 9

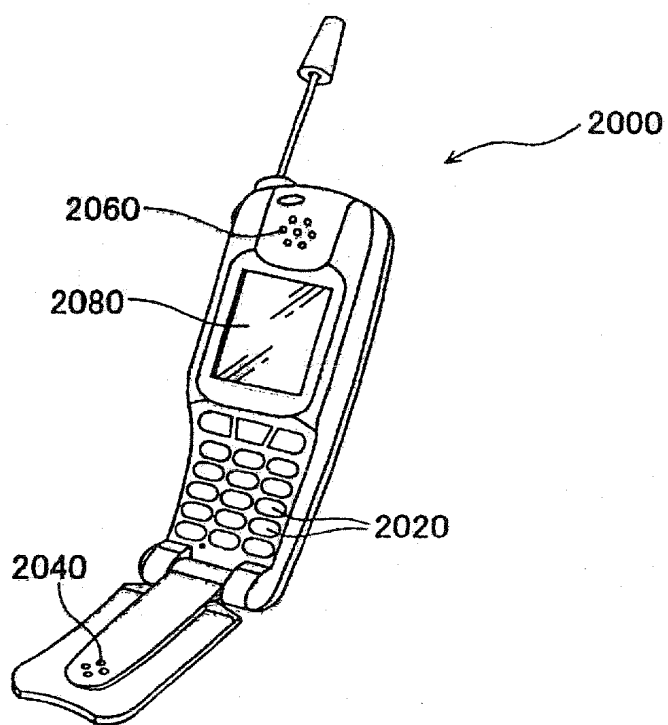


图 10



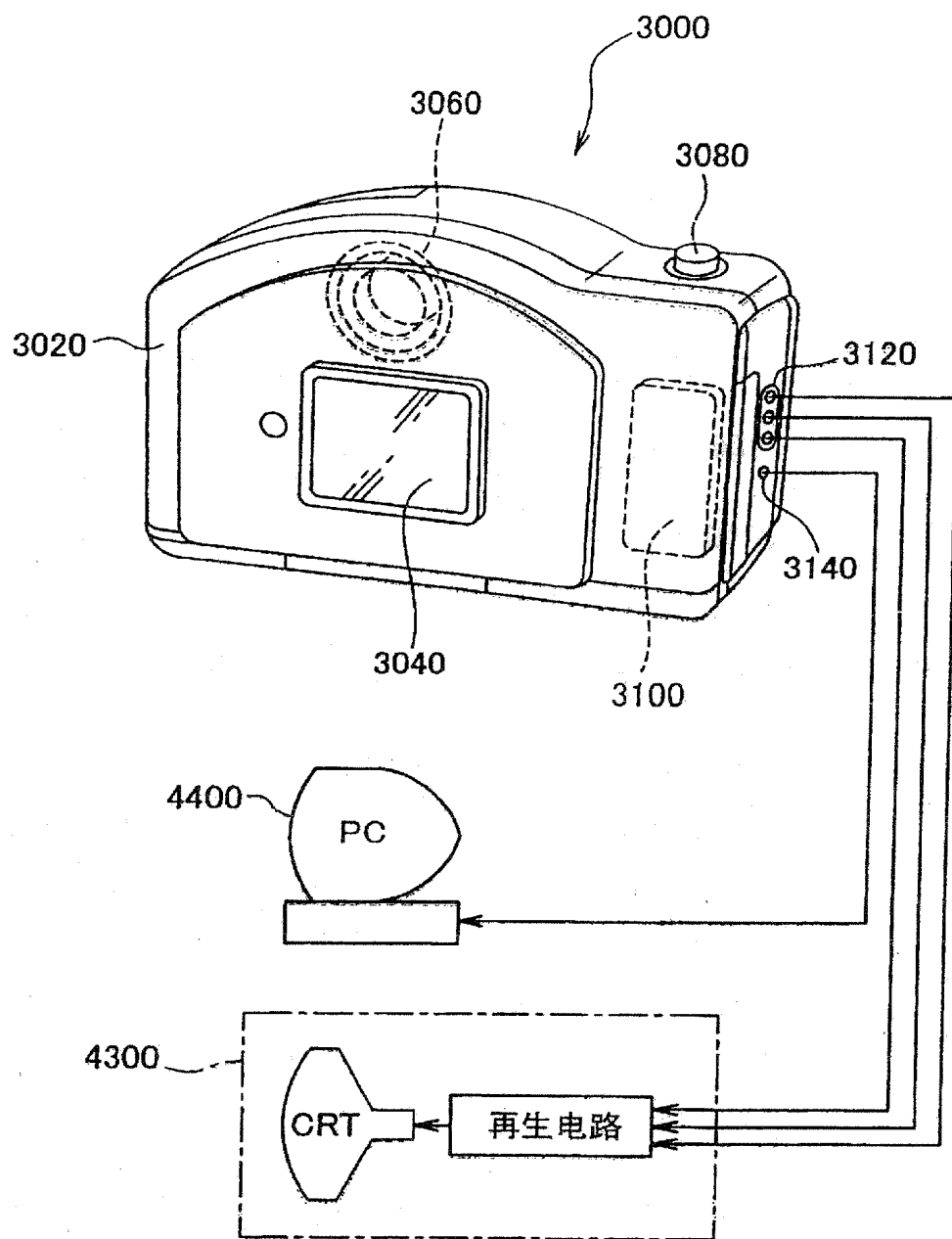


图 11